

Docket No.: L&L-I0024

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date indicated below.

By: Wm. Stemmer Date: September 23, 2003

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Markus Hammes, et al.
Applic. No. : 10/642,547
Filed : August 15, 2003
Title : Unit for Determining the Sampling Phase

CLAIM FOR PRIORITY

Commissioner for Patents,
P.O. Box 1450, Alexandria, VA 22313-1450

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 101 07 144.2, filed February 15, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

Wm. Stemmer
For Applicant **WERNER H. STEMER**
REG. NO. 34,956

Date: September 23, 2003

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/av

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 101 07 144.2

Anmeldetag: 15. Februar 2001

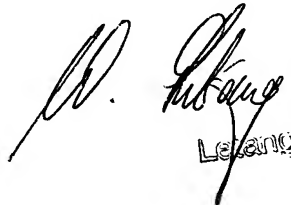
Anmelder/Inhaber: Infineon Technologies AG,
München/DE

Bezeichnung: Einheit zur Bestimmung der Abtastphase

IPC: H 04 L 27/06

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 04. September 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag



Leitzung

Beschreibung

Einheit zur Bestimmung der Abtastphase

- 5 Die Erfindung betrifft eine Vorrichtung sowie ein Verfahren zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten digitalen Bitstrom.

Bei schnurlosen Kommunikationssystemen werden die Daten in
10 Form einer Rahmenstruktur übermittelt. Vor der Übertragung der Datenpakete werden Synchronisationsworte übermittelt, die empfängerseitig bekannt sind. Synchronisationswort und Datenpaket zusammen ergeben einen Datenburst. Das Synchronisationswort zu Beginn des Bursts wird zum einen dazu verwendet,
15 den Burst zu identifizieren. Zum anderen kann mittels dieses Synchronisationsworts die optimale Abtastphase für den empfangenen Bitstrom bestimmt werden. Bei Vorliegen eines digitalen Modulationsverfahrens wird diese Abtastphase so gewählt, dass jeweils in der Mitte der Symboldauer und somit
20 bei der maximalen Öffnung des Augendiagramms abgetastet wird.

Nach der Demodulation liegt empfängerseitig ein pulsamplitudenmoduliertes Empfangssignal vor, welches die binären Daten kodiert. Dieses Empfangssignal wird einem Komparator zugeführt, der je nachdem, ob das Empfangssignal kleiner oder
25 größer als Null ist, an seinem Ausgang den Wert 0 oder den Wert 1 liefert. Die eigentliche Umwandlung des Empfangssignals in eine Folge diskreter Werte erfolgt durch periodische Abtastung des Komparatorausgangs.

30

Zur Bestimmung des optimalen Abtastzeitpunkts ist es von Vorteil, das Ausgangssignal des Komparators mehrmals innerhalb der Symboldauer mit einem bestimmten Überabtastverhältnis (OSR, Oversampling Ratio) abzutasten. Pro Datensymbol werden
35 auf diese Weise n verschiedene Abtastwerte ermittelt. Von diesen Abtastwerten wird nur jeweils der zum optimalen Ab-

tastzeitpunkt gehörige Wert weiterverarbeitet, die restlichen (n-1) Werte werden ignoriert.

Zur Bestimmung des optimalen Abtastzeitpunkts ist es bekannt, zu Beginn des Empfangs eines Datenbursts die überabgetasteten binären Daten mit dem empfängerseitig bekannten Synchronisationswort zu vergleichen. Dies erfolgt mittels eines Korrelators, der den Eingangsdatenstrom mit dem Synchronisationswort bitweise vergleicht und einen zugehörigen Korrelationswert ermittelt. Bei ungestörten Empfangssignalen liegt das erstmalige und letztmalige Auftreten von Korrelation zu Beginn bzw. am Ende einer Symboldauer, und der Abtastzeitpunkt wird in der Mitte zwischen diesen beiden Zeitpunkten gewählt.

Nachteilig an dieser Lösung ist, dass die Bestimmung der optimalen Abtastphase nur einmal für jeden Datenburst durchgeführt wird, und zwar zu Beginn des Empfangs des Datenbursts. Die anfangs ermittelte Abtastphase wird dann zur Abtastung des gesamten Datenbursts verwendet. Mögliche Signalstörungen zu Beginn eines Bursts führen dazu, dass die Abtastphase anfangs fehlerhaft festgelegt wird. Diese fehlerhafte Abtastphase wird dann zur Abtastung des gesamten Datenbursts verwendet, und es ergeben sich hohe Bitfehlerraten. Ein weiterer Nachteil ist, dass eine mögliche Drift der Zeitreferenzen von Sender und Empfänger nicht durch Nachführung der Abtastphase kompensiert werden kann, denn die anfangs festgelegte Abtastphase bleibt jeweils für einen ganzen Datenburst konstant.

Aufgabe der Erfindung ist es daher, eine Vorrichtung sowie ein Verfahren zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten Bitstrom zur Verfügung zu stellen, wobei die Bitfehlerrate verglichen mit dem Stand der Technik weiter abgesenkt wird.

Diese Aufgabe wird durch eine Vorrichtung zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts gemäß Anspruch 1 sowie durch ein Verfahren gemäß Anspruch 12 gelöst.

Ausgegangen wird von einem überabgetasteten digitalen Bitstrom, wobei pro Bit zu n verschiedenen Abtastzeitpunkten aufgenommene Abtastwerte vorliegen. Die erfindungsgemäße Vorrichtung zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts umfasst eine Ausleseeinheit, welche aus dem überabgetasteten digitalen Bitstrom jeweils zum optimalen Abtastzeitpunkt das nächstfolgende Bit ausliest. Außerdem umfasst die Vorrichtung eine Einheit zur Ermittlung der Korrelation zwischen der Folge von abgetasteten Datenbits einerseits und einer Vergleichsfolge andererseits. Der neue optimale Abtastzeitpunkt wird durch eine Einheit zur Bestimmung des neuen optimalen Abtastzeitpunkts in Abhängigkeit von den zu den verschiedenen Abtastzeitpunkten ermittelten Korrelationswerten festgelegt.

Anders als im Stand der Technik wird als Vergleichsfolge ein durchlaufendes Bitmuster verwendet, wobei in die Vergleichsfolge jeweils das zum optimalen Abtastzeitpunkt ausgelesene Bit eingespeist wird. Während im Stand der Technik das zu Beginn des Datenbursts übermittelte Synchronisationswort als Vergleichsfolge verwendet wird, wird die Vergleichsfolge bei der erfindungsgemäßen Lösung durch Auswertung des empfangenen Datenstroms erzeugt. Das aktuell ausgelesene Datenbit dient jeweils zum Update der Vergleichsfolge. Durch Korrelieren dieser Vergleichsfolge mit dem überabgetasteten Eingangsdatenstrom kann ein neuer optimaler Abtastzeitpunkt ermittelt werden. Das Auslesen des nächstfolgenden Bits durch die Ausleseeinheit kann dann bereits zu dem neu bestimmten optimalen Abtastzeitpunkt erfolgen. Auch dieses Bit wird wieder in die Vergleichsfolge eingespeist, so dass im Umlaufverfahren eine ständige Neubestimmung und Nachführung des optimalen Abtastzeitpunkts ermöglicht wird.

Ein Vorteil der erfindungsgemäßen Lösung ist, dass die Ermittlung der optimalen Abtastphase zu jedem beliebigen Zeitpunkt innerhalb des Datenbursts durchgeführt werden kann.

Während im Stand der Technik die optimale Abtastphase durch Korrelation mit dem anfänglich übertragenen Synchronisationswort ermittelt wurde und deshalb nur zu Beginn des Datenbursts festgelegt werden konnte, erlaubt die erfindungsgemäße Lösung die Bestimmung des optimalen Abtastzeitpunkts an beliebiger Stelle innerhalb des Datenbursts. Dadurch ist es insbesondere möglich, den optimalen Abtastzeitpunkt mehrmals während eines Datenbursts zu bestimmen. Insofern erlaubt die Erfindung eine kontinuierliche Neubestimmung und Nachführung des optimalen Abtastzeitpunkts während des Empfangs eines Datenbursts. Dadurch kann die Bitfehlerrate signifikant abgesenkt werden.

Eine mögliche Signalstörung zu Beginn der Übertragung des Datenbursts kann eine fehlerhafte Anfangsfestsetzung des optimalen Abtastzeitpunkts bewirken. Die erfindungsgemäße Lösung ermöglicht es, den fehlerhaften Abtastzeitpunkt noch während des Empfangs des Datenbursts zu korrigieren. Dadurch kann der Rest des Datenbursts korrekt empfangen werden.

Eine kontinuierliche Nachführung der Abtastphase ist insbesondere bei einer Drift zwischen den Zeitreferenzen von Sender und Empfänger von Vorteil. Eine derartige Drift führt dazu, dass eine anfangs korrekt bestimmte Abtastphase nach kurzer Zeit zu fehlerhaften Ausleseergebnissen führt. Die erfindungsgemäße Nachführung des optimalen Abtastzeitpunkts erlaubt dagegen auch bei einer Taktdrift zwischen Sender und Empfänger gute Ausleseergebnisse, da die Abtastphase entsprechend der Drift verändert wird.

Aus dem Stand der Technik ist Hardware zur Bestimmung der Abtastphase bekannt, bei denen die Korrelation des Eingangsdatenstroms mit dem Synchronisationswort für verschiedene Abtastphasen ermittelt wird, um die optimale Abtastphase zu finden. Um ausgehend von dieser vorbekannten Hardware zu einer entsprechend der Erfindung arbeitenden Hardware zu gelangen

gen, muss lediglich die konstante Vergleichsfolge durch ein durchlaufendes Bitmuster ersetzt werden, in das jeweils das neu ausgelesene Bit eingespeist wird. Die hierfür erforderlichen baulichen Veränderungen der vorbekannten Hardware sind minimal. Insofern kann mit geringem baulichen Mehraufwand eine Einheit zur Bestimmung der Abtastphase realisiert werden, welche eine ständige Nachführung der Abtastphase erlaubt.

Gemäß einer vorteilhaften Ausführungsform der Erfindung ist die Vergleichsfolge in einem Vergleichsfolge-Schieberegister abgelegt, wobei in das Vergleichsfolge-Schieberegister jeweils das zum optimalen Abtastzeitpunkt ausgelesene Bit eingespeist wird. Dies stellt die geeignetste Hardware-Implementierung zur Speicherung eines durchlaufenden Bitmusters dar. In das Schieberegister wird jeweils das zum optimalen Abtastzeitpunkt ausgelesene Bit eingespeist, so dass das Schieberegister ständig die aktuelle Vergleichsfolge enthält. Das Schieberegister wird dabei so getaktet, dass jeweils nach einer Symboldauer T_{Bit} eine Verschiebung des Bitmusters erfolgt. Der Schieberegisterinhalt wird mit dem eintreffenden digitalen Bitstrom korreliert, um zu jedem Abtastzeitpunkt einen zugehörigen Korrelationswert zu ermitteln.

Gemäß einer weiteren vorteilhaften Ausführungsform der Erfindung wird der überabgetastete digitale Eingangsbitstrom durch eine Folge von Schieberegistern geschoben, wobei jedes Schieberegister n Registerzellen zur Aufnahme der n pro Bit vorhandenen Abtastwerte aufweist. Beispielsweise existieren bei einer Oversampling Ratio von 9 zu jedem Datensymbol des Eingangsbitstroms 9 Abtastwerte. Entsprechend gilt für das Verhältnis der Samplezeit T_s und der Symboldauer T_{Bit} im Fall einer neunfachen Überabtastung $T_s = \frac{T_{\text{Bit}}}{9}$.

Zur Aufnahme der 9 pro Bit aufgenommenen Abtastwerte müssen Schieberegister mit jeweils 9 Registerzellen vorgesehen werden. Zur Abspeicherung einer Folge von beispielsweise 16 Da-

tensymbolen des Eingangsbitstroms sind entsprechend 16 hintereinander geschaltete Schieberegister mit jeweils neun Registerzellen notwendig. Anstelle der Folge von 16 Schieberegistern kann auch ein großes Schieberegister mit $16 \cdot 9 = 144$ Registerzellen verwendet werden. Die Folge von Schieberegistern wird so getaktet, dass jeweils nach Ablauf einer Samplezeit T_s der Schieberegisterinhalt um eine Position weiter geschoben wird.

Die Speicherung der Abtastwerte des überabgetasteten digitalen Eingangsbitstroms in einer derartigen Folge von Schieberegistern der Länge n ermöglicht eine einfache Bestimmung des optimalen Abtastzeitpunkts beziehungsweise der optimalen Abtastphase. Dazu wird festgelegt, aus welcher der n pro Datensymbol vorgesehenen Registerzellen das Auslesen des aktuellen Bits erfolgen soll. Wenn beispielsweise bei einer Oversampling Ratio von 9 jeweils die dritte Registerzelle von jedem Schieberegister ausgelesen wird, so ist damit die Abtastphase relativ zum Eingangsbitmuster festgelegt. Eine Veränderung der zum Auslesen verwendeten Abtastphase ist auf einfache Weise möglich, indem beispielsweise statt der dritten jeweils die vierte oder fünfte Registerzelle des jeweiligen Schieberegisters zum Auslesen des aktuellen Bits herangezogen wird.

Es ist von Vorteil, wenn der optimale Abtastzeitpunkt mehrmals während eines Datenbursts bestimmt wird. Dadurch wird eine kontinuierliche Nachführung der optimalen Abtastphase ermöglicht. Insbesondere im Fall einer Taktdrift zwischen dem sender- und empfängerseitigen Referenztakt kann auf diese Weise gewährleistet werden, dass die Abtastung des Eingangssignals jeweils etwa in der Mitte des empfangenen Datensymbols erfolgt.

Dabei ist es insbesondere von Vorteil, wenn der optimale Abtastzeitpunkt mehrmals während eines Datenbursts in periodischen Abständen bestimmt wird. Beispielsweise kann festgelegt

sein, dass jeweils nach dem Empfang von 20 Datensymbolen eine Neubestimmung des optimalen Abtastzeitpunkts erfolgt.

Es ist von Vorteil, wenn jeweils zu Beginn des Empfangs eines Datenbursts die Vergleichsfolge gleich einem Synchronisationswort gesetzt wird. Das Synchronisationswort wird jeweils zu Beginn eines Datenbursts übertragen und ist empfängerseitig bekannt. Insofern kann die erstmalige Bestimmung der Abtastphase durch Korrelieren des Eingangsdatenstroms mit dem vorbekannten Synchronisationswort erfolgen. Sobald die Abtastphase erstmalig bestimmt ist, können die nächstfolgenden Bits des Bitstroms entsprechend dieser Abtastphase ausgelesen werden. Die so erhaltenen Datenbits werden dann nacheinander in die Vergleichsfolge eingespeist und zur Bestimmung des neuen optimalen Abtastzeitpunkts herangezogen.

Gemäß einer weiteren vorteilhaften Ausführungsform der Erfindung erfolgt die Variation des optimalen Abtastzeitpunkts nur innerhalb eines vorgegebenen Intervalls um den bisherigen optimalen Abtastzeitpunkt. Wenn die Nachregelung beispielsweise in Folge von stark gestörten Datenbits immer wieder fehlerhafte Vergleichsmuster erhält, so kann sich bei der Neubestimmung der Abtastphase ein fehlerhafter Wert ergeben, der stark von der bisher verwendeten Abtastphase abweicht. Um dies zu verhindern, wird die Nachregelung des Abtastzeitpunkts t_{adjust} auf einen bestimmten Bereich um den bisher verwendeten Abtastzeitpunkt t_{opt} eingeschränkt. Mit dieser Maßnahme kann ein "Ausbrechen" der Abtastphase aus dem plausiblen Intervall vermieden werden.

30

Es ist von Vorteil, wenn die Einheit zur Ermittlung der Korrelation jeweils die Hamming-Distanz zwischen der zu einem bestimmten Abtastzeitpunkt gehörigen Folge von abgetasteten Datenbits und der Vergleichsfolge bestimmt. Die Hamming-Distanz gibt an, in wie vielen Bits sich die Folge von abgetasteten Datenbits und die Vergleichsfolge voneinander unterscheiden. Eine Hamming-Distanz von Null bedeutet insofern,

dass die Folge von abgetasteten Datenbits und die Vergleichsfolge identisch sind. Eine Hamming-Distanz von 1 bedeutet, dass sich die Folge von abgetasteten Datenbits in genau einem Bit von der Vergleichsfolge unterscheidet, während alle anderen Bits der beiden Folgen übereinstimmen. Wenn beispielsweise zwei jeweils 16 Bit umfassende Folgen eine Hamming-Distanz von 1 oder 2 zueinander aufweisen, dann sind die beiden Folgen stark korreliert. Insofern stellt die Hamming-Distanz zwischen der Folge von abgetasteten Datenbits und der Vergleichsfolge ein gutes Maß für die Korrelation der beiden Folgen dar. Darüber hinaus stehen geeignete Hardwarelösungen zur Verfügung, mit denen die Hamming-Distanz zweier Folgen mit geringem Aufwand berechnet werden kann.

Es ist von Vorteil, wenn die Einheit zur Ermittlung der Korrelation die jeweils ermittelte Hamming-Distanz mit einem vorgegebenen Schwellwert vergleicht und für den Fall, dass der Schwellwert unterschritten ist, ein zugehöriges Korrelationsflag setzt. Wenn beispielsweise infolge von Bitfehlern einzelne Bits der beiden zu vergleichenden Sequenzen voneinander abweichen, dann ergibt sich eine Hamming-Distanz von ungleich Null. Dennoch sind die beiden Folgen stark korreliert. Bei der erfindungsgemäßen Lösung wird das Vorhandensein von Korrelation zwischen den beiden Folgen dann bejaht, wenn die Hamming-Distanz einen vorgegebenen Schwellwert unterschreitet. Dies führt zu besseren Ergebnissen, als wenn die vollständige Identität beider Folgen gefordert würde.

Gemäß einer vorteilhaften Ausführungsform der Erfindung ermittelt die Einheit zur Bestimmung des neuen optimalen Abtastzeitpunkts den neuen optimalen Abtastzeitpunkt durch Betrachtung des Abtastzeitintervalls, innerhalb dessen die Hamming-Distanz den vorgegebenen Schwellwert unterschreitet. Wegen der Überabtastung existieren zu jedem Datensymbol des Eingangsdatenstroms mehrere (im Beispielsfall 9) verschiedene Abtastwerte. Für jeden Abtastzeitpunkt wird eine Korrelation der erhaltenen Abtastwerte mit der Vergleichsfolge durchge-

führt. Wenn Korrelation vorliegt, wenn also die Hamming-Distanz den vorgegebenen Schwellwert unterschreitet, so wird ein zugehöriges Korrelationsflag gesetzt. Wenn man die Folge der zu den verschiedenen Abtastzeitpunkten gehörigen Korrelationsflags betrachtet, so kann der Abtastzeitpunkt ermittelt werden, bei dem zum ersten Mal Korrelation vorliegt. Entsprechend kann der Abtastzeitpunkt ermittelt werden, bei dem die Eingangsdatenfolge und die Vergleichsfolge zum letzten Mal hinreichend korreliert sind. Durch den Zeitpunkt erstmaliger Korrelation und den Zeitpunkt letztmaliger Korrelation wird ein Abtastzeitintervall festgelegt, innerhalb dem die Hamming-Distanz den vorgegebenen Schwellwert unterschreitet. Durch Analyse dieses Abtastzeitintervalls kann der neue optimale Abtastzeitpunkt bestimmt werden.

15

Dabei ist es insbesondere von Vorteil, wenn ein in der Mitte des Abtastzeitintervalls befindlicher Zeitpunkt als neuer optimaler Abtastzeitpunkt gewählt wird. Bei einer derartigen Wahl des Abtastzeitpunkts ist sichergestellt, dass die Bits des eingehenden Datenstroms jeweils in der Mitte abgetastet werden.

20

Bei dem erfindungsgemäßen Verfahren zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten digitalen Bitstrom, wobei pro Bit zu n verschiedenen Abtastzeitpunkten aufgenommene Abtastwerte vorliegen, wird zunächst das nächstfolgende Bit aus dem überabgetasteten digitalen Bitstrom zum bisherigen optimalen Abtastzeitpunkt ausgelesen. Das ausgelesene Bit wird in die Vergleichsfolge, welche als durchlaufendes Bitmuster abgelegt ist, eingespeist. Anschließend wird die Korrelation zwischen der Folge von abgetasteten Datenbits und der Vergleichsfolge ermittelt, wobei zu jedem Abtastzeitpunkt ein zugehöriger Korrelationswert ermittelt wird. Aus den zu den verschiedenen Abtastzeitpunkten ermittelten Korrelationswerten wird dann ein neuer optimaler Abtastzeitpunkt bestimmt.

25

30

35

Bisher wurde als Vergleichsfolge das empfängerseitig bekannte Synchronisationswort verwendet. Bei einer derartigen Wahl der Vergleichsfolge war es nur möglich, die optimale Abtastphase zu Beginn eines Datenbursts festzulegen. Bei der erfindungs-
5 gemäßen Lösung wird die Vergleichsfolge jeweils um das aktuell ausgelesene Bit ergänzt. Dadurch kann eine Neubestimmung des optimalen Abtastzeitpunkts auch innerhalb eines Datenbursts vorgenommen werden. Auf diese Weise lässt sich eine kontinuierliche Nachführung der Abtastphase realisieren, und
10 dies führt zu einer deutlich reduzierten Bitfehlerrate.

Nachfolgend wird die Erfindung anhand eines in der Zeichnung dargestellten Ausführungsbeispiels weiter beschrieben. Es zeigen:

15

Fig. 1 eine Einheit zur Bestimmung der optimalen Abtastphase für einen überabgetasteten Bitstrom gemäß dem Stand der Technik; und

20

Fig. 2 die erfindungsgemäße Einheit zur Ermittlung der optimalen Abtastphase für einen überabgetasteten Bitstrom.

25

In Fig. 1 ist eine Einheit zur Bestimmung der Abtastphase gemäß dem Stand der Technik gezeigt, bei der die Abtastphase zu Beginn eines Datenbursts für den gesamten Datenburst festgelegt wird. Dazu wird der Eingangsdatenstrom mit dem empfängerseitig bekannten Synchronisationswort korreliert, um aus dem Korrelationsergebnis die optimale Abtastphase herzuleiten.
30 ten.

35

Hierzu wird das pulsamplitudenmodulierte Empfangssignal mehrmals innerhalb einer Symboldauer T_{Bit} entsprechend einem bestimmten Überabtastverhältnis (OSR, Oversampling Ratio) abgetastet, um so n Abtastwerte pro empfangenem Datensymbol zu erhalten. In dem in Fig. 1 gezeigten Beispiel gilt $n = 9$, das heißt es liegen zu jedem Datensymbol 9 Abtastwerte vor.

Der überabgetastete digitale Bitstrom $RXDA_{IN}$ wird durch eine Anordnung von seriell geschalteten Schieberegistern 1, 2, ..., 5 geschoben, wobei die Taktfrequenz der Schieberegister durch $\frac{1}{T_s}$ gegeben ist. Hierbei bezeichnet T_s die Samplezeit, also das Zeitintervall zwischen zwei Abtastwerten. Jedes der Schieberegister 1, 2, ..., 5 umfasst $n = 9$ verschiedene Schieberegisterzellen zur Aufnahme der digitalisierten Abtastwerte. Die Vorschubrichtung der Schieberegister ist durch den Pfeil 6 gekennzeichnet.

In jedem der Schieberegister 1, 2, ..., 5 finden sich die Bezeichnungen Z^{-1} sowie Z^{-8} . Z^{-1} bezeichnet eine Verzögerung um eine Samplezeit T_s und entsprechend bezeichnet Z^{-8} eine Verzögerung um acht Samplezeiten $8 \cdot T_s$. Insgesamt bewirkt daher jedes der Schieberegister 1, 2, ..., 5 eine Verzögerung um 9 Samplezeiten, beziehungsweise (wegen $9 \cdot T_s = T_{Bit}$) um eine Symbolzeit T_{Bit} .

Die aus den Schieberegistern 1, 2, ..., 5 bestehende Schieberegisteranordnung ermöglicht eine einfache Festlegung der Abtastphase, indem eine der n Schieberegisterzellen des Schieberegisters 2 ausgewählt wird, aus der dann der nächstfolgende Datensymbolwert ausgelesen (7) wird. Die Abtastphase wird also durch Auswahl einer der n Schieberegisterzellen des Schieberegisters 2 festgelegt.

Zur Ermittlung der optimalen Abtastphase werden die Inhalte $r_0, r_1, \dots, r_{14}, r_{15}$ der jeweils ersten Zelle der Schieberegister 2, 3, ..., 5 mit der Samplefrequenz $\frac{1}{T_s}$ ausgelesen und der Einheit 8 zur Ermittlung der Korrelation zugeführt. Dort wird die Korrelation der Eingangsdatenfolge

12

$$\begin{aligned}
& \{r(k \cdot T_S - m \cdot T_{\text{Bit}})\}_{0 \leq m \leq 15} = \\
& = \{r(k \cdot T_S), r(k \cdot T_S - T_{\text{Bit}}), \dots, r(k \cdot T_S - 15 \cdot T_{\text{Bit}})\} \\
& = \{r_0, r_1, \dots, r_{14}, r_{15}\}
\end{aligned}$$

mit dem bekannten, beispielsweise 16 Bit langen Synchronisationswort

5

$$\begin{aligned}
& \{s(m \cdot T_{\text{Bit}})\}_{0 \leq m \leq 15} = \\
& = \{s_0, s_1, \dots, s_{14}, s_{15}\}
\end{aligned}$$

korreliert, um zu jeder Abtastphase k einen zugehörigen Korrelationswert zu ermitteln. Zu diesem Zweck wird das Synchronisationswort RXSYNC in die hierfür vorgesehenen Speicherzellen 10 eingeschrieben (9). Als Korrelationswert dient die Hamming-Distanz $d(k)$ zwischen der Eingangsdatenfolge einerseits und dem Synchronisationswort andererseits. Die Hamming-Distanz wird zu jedem der Zeitpunkte $k \cdot T_S$ berechnet:

15

$$d(k) = \sum_{m=0}^{15} s_m \oplus r_m$$

Die Hamming-Distanz gibt an, in wie vielen Bits sich die Folge der empfangenen Daten

20

$$\{r(k \cdot T_S - m \cdot T_{\text{Bit}})\}_{0 \leq m \leq 15}$$

und die Vergleichsfolge

25

$$\{s(m \cdot T_{\text{Bit}})\}_{0 \leq m \leq 15}$$

unterscheiden. Im vorliegenden Beispiel sind beide Sequenzen jeweils 16 Bit lang.

Um festzustellen, ob eine hinreichend starke Korrelation zwischen der Eingangsbitfolge und der Vergleichsfolge vorliegt, wird die Hamming-Distanz $d(k)$ mit einem wählbaren Schwellwert d_{\max} verglichen. Falls $d(k) \leq d_{\max}$ gilt, sind die beiden Folgen

5 korreliert.

Zu Beginn jedes Datenbursts wird das Synchronisationswort übertragen. Es sei $k_1 \cdot T_s$ der Zeitpunkt, bei dem zum ersten Mal Korrelation vorliegt, bei dem also $d(k_1) \leq d_{\max}$ gilt. Dieser Zeitpunkt wird als SYNC bezeichnet. Das zum Zeitpunkt k_1 gehörige Korrelationsflag $f(k_1)$ wird gesetzt:

10

$$f(k_1) = 1$$

15 Für die nachfolgenden 8 Zeitpunkte $k = k_1+1, k_1+2, \dots, k_1+8$ werden jeweils die zugehörigen Hamming-Distanzen $d(k)$ ermittelt und mit d_{\max} verglichen. Wenn der Schwellwert d_{\max} unterschritten ist, wird das zugehörige Korrelationsflag gesetzt:

$$20 \quad f(k) = \begin{cases} 1 & \text{für } d(k) \leq d_{\max} \\ 0 & \text{für } d(k) > d_{\max} \end{cases}$$

Die auf diese Weise bestimmten Korrelationsflags $f(k)$ mit $k = k_1+1, k_1+2, \dots, k_1+8$ werden von der Einheit 8 zur Ermittlung der Korrelation in ein Korrelationsflag-Schieberegister 11 eingeschrieben (12). Die Vorschubrichtung des Korrelationsflag-Schieberegisters 11 ist dabei durch den Pfeil 13 gegeben.

25

Aus der im Schieberegister 11 gespeicherten, 9 Bit umfassenden Bitfolge der Korrelationsflags kann der optimale Abtastzeitpunkt

30

$$t_0 = k_0 \cdot T_s + m \cdot T_{\text{bit}}$$

bestimmt werden.

Das vor der Überabtastung vorliegende pulsamplitudenmodulierte Signal kann asymmetrisch verformt sein. In diesem Fall kann es vorteilhaft sein, den Abtastzeitpunkt dadurch an den Zeitpunkt maximaler Amplitude anzupassen, indem der Abtast-

5 zeitpunkt gegenüber dem mittigen Abtastzeitpunkt geringfügig verschoben wird. Dies kann mittels eines beliebig wählbaren zusätzlichen Zeitversatzes $k_2 \in \{-2; -1; 0; 1; 2; 3\}$ erfolgen.

Insofern gilt für den Zeitindex k_0

10

$$k_0 = k_1 + P + k_2,$$

wobei P die Samplephase und $k_2 \in \{-2; -1; 0; 1; 2; 3\}$ einen beliebig wählbaren Zeitversatz bezeichnet.

15

Zunächst wird der optimale Abtastzeitpunkt t_0 genau mittig zwischen dem Zeitpunkt beginnender Korrelation und dem Zeitpunkt letztmaliger Korrelation gewählt. Wenn k_1 den Index des erstmaligen Auftretens von Korrelation und k_1+n_1 den Index

20 des letztmaligen Auftretens von Korrelation bezeichnet (also $f(k_1)=1$ und $f(k_1+n_1)=1$), dann ergibt sich die Samplephase P zu

$$P = \left\lfloor \frac{n_1}{2} \right\rfloor + 1.$$

25

Bei der in Fig. 1 gezeigten Implementierung wird das im Korrelationsflag-Schieberegister 11 gespeicherte Bitmuster mittels einer Lookup-Table LUT in die zugehörige Samplephase P umgewandelt. Das Auslesen der Lookup-Table LUT erfolgt zu dem Zeitpunkt, zu dem die ganz rechts befindliche Schieberegisterzelle des Korrelationsflag-Schieberegisters 11 zum ersten

30 mal den Wert 1 annimmt (also zum Zeitpunkt SYNC). Der Index n_1 wird dann durch das letztmalige (also am weitesten links befindliche) Auftreten eines Korrelationsflags mit dem Wert "1" bestimmt. Die dazwischen liegenden, mit "X" bezeichneten Korrelationsflag-Werte sind für die Bestimmung von n_1 sowie P

35 ohne Belang (sogenannte "don't care bits"). In der rechts neben der Lookup-Table LUT befindlichen Spalte sind die zu den

verschiedenen Korrelationsflag-Bitfolgen gehörigen Samplephasen P angegeben.

Die Samplephase P wird dem Abtast-Halteglied 14 zugeführt und
 5 bestimmt zusammen mit den Parametern k_0 sowie k_2 , zu welchem
 Zeitpunkt das Auslesen 7 einer bestimmten Registerzelle des
 Schieberegister 2 erfolgen soll. Der ausgelesene Wert wird
 jeweils für eine Symbolzeitdauer $T_{\text{Bit}} = 9 \cdot T_s$ gehalten, und
 auf diese Weise wird das gesampelte Eingangssignal $RXDA_{\text{sampled}}$
 10 erzeugt. Dieses Signal kann beispielsweise über eine Daten-
 konversionseinheit 15 einem Mikrokontroller μC zugeführt wer-
 den.

In Fig. 2 ist die erfindungsgemäße Einheit zur wiederholten
 15 Neubestimmung der Abtastphase dargestellt. Wie im Stand der
 Technik wird ein neunfach überabgetasteter digitaler Bitstrom
 $RXDA_{\text{IN}}$ in eine Folge von hintereinander geschalteten Schiebe-
 registern 16, 17, ..., 20 eingespeist. Jedes der Schieberegis-
 ter 16, 17, ..., 20 weist neun Speicherzellen auf und kann
 20 deshalb neun aufeinanderfolgende Abtastwerte aufnehmen. Je-
 weils nach Ablauf einer Samplezeit T_s wird der Inhalt der
 Schieberegister um eine Position nach rechts weiterverscho-
 ben. Der Pfeil 21 gibt dabei die Vorschubrichtung der Schie-
 beregister an.

25 Wie im Stand der Technik hat die Einheit 30 zur Ermittlung
 der Korrelation die Aufgabe, zu jedem Abtastzeitpunkt einen
 Korrelationswert zwischen der Eingangsbitfolge $\{r_0, r_1, \dots, r_{14}\}$
 und der Vergleichsfolge zu ermitteln. Anders als im Stand der
 30 Technik umfassen die beiden zu vergleichenden Folgen nur je-
 weils 15 Bits (anstelle von bisher 16 Bit). Die Vergleichs-
 folge $\{s_0, s_1, \dots, s_{14}\}$ ist in dem Vergleichsfolge-
 Schieberegister 22 abgelegt. Zur erstmaligen Bestimmung der
 Korrelation, also zu Beginn des Empfangs eines Datenbursts,
 35 enthält das Vergleichsfolge-Schieberegister 22 die unteren 15
 Bit $\{s_0, s_1, \dots, s_{14}\}$ des empfängerseitig bekannten Synchronisa-
 tionsworts, das zu Beginn des Datenbursts übertragen wird.

Die Einheit 30 zur Ermittlung der Korrelation bestimmt für jeden der Zeitpunkte $k \cdot T_s$ die Hamming-Distanz $d(k)$ zwischen der Eingangsbitfolge und der Vergleichsfolge. Der Zeitpunkt $k_1 \cdot T_s$ bezeichnet den Zeitpunkt erstmaliger Korrelation, also den Zeitpunkt, zu dem zum ersten Mal $d(k_1) \leq d_{\max}$ gilt. Das zugehörige Korrelationsflag $f(k_1)$ wird gleich 1 gesetzt, und dieser Wert wird in das Korrelationsflag-Schieberegister 23 eingeschrieben (24). Genau wie anhand von Fig. 1 beschrieben, werden auch zu den nachfolgenden acht Hamming-Distanzen $d(k)$ mit $k = k_1+1, k_1+2, \dots, k_1+8$ die zugehörigen Korrelationsflags $f(k)$ ermittelt und in das Korrelationsflag-Schieberegister 23 eingeschrieben. Die eingeschriebenen Werte werden von links nach rechts entsprechend dem Pfeil 25 durch das Schieberegister geschoben.

Das im Korrelationsflag-Schieberegister 23 abgelegte Bitmuster kann mittels der Lookup-Table LUT in die Samplephase P_k für den in der Mitte des Korrelationsintervalls liegenden optimalen Abtastzeitpunkt t_0 übersetzt werden. Dabei gilt

$$t_0 = k_0 \cdot T_s + m \cdot T_{\text{Bit}}$$

mit $k_0 = k_1 + P_k + k_2$, wobei k_1 den Zeitindex für das erstmalige Auftreten von Korrelation, P_k die Samplephase und k_2 einen beliebig wählbaren Zeitversatz mit $k_2 \in \{-2; -1; 0; 1; 2; 3\}$ bezeichnet.

Die so bestimmte Abtastphase P_k wird dem Abtast-Halteglied 27 zugeführt; das Auslesen 26 des nächstfolgenden Bits des Eingangsbitstroms erfolgt dann bereits zu dem durch P_k festgelegten Abtastzeitpunkt. Das neu ausgelesene Bit $r[k_0]$ wird als Teil des gesampelten Eingangsbitstroms $RXDA_{\text{sampled}}$ über die Datenkonvertiereinheit 29 dem Mikrokontroller μC zugeführt.

Anders als im Stand der Technik wird das neu ausgelesene Bit $r[k_0]$ auch in das Vergleichsfolge-Schieberegister 22 einge-

speist (Pfeil 28), so das sich folgende neue Vergleichsfolge ergibt:

$$\{r[k_0], s_0, s_1, \dots, s_{13}\}$$

5

Das Bit s_{14} des Synchronisationsworts wird durch das Einschleichen von $r[k_0]$ aus dem Vergleichsfolge-Schieberegister 22 herausgeschoben.

- 10 Statt eines Vergleichs mit dem bekannten Synchronisationswort erfolgt die Bestimmung der neuen Abtastphase erfindungsgemäß durch Vergleich der Eingangssamples mit einer Vergleichsfolge, welche sich aus einer entscheidungsbasierten (Decision Directed) Auswertung des empfangenen Datenstroms ergibt. Die
- 15 Entscheidung über den Wert des Datenbits $r[k_0]$ wird durch Auslesen (26) des Eingangsdatenstroms mit der bisherigen Abtastphase P_k getroffen.

- Die neue Abtastphase P_{k+1} wird dann anhand einer modifizierten
- 20 Vergleichsfolge ermittelt, welche basierend auf der Entscheidung über $r[k_0]$ generiert wird. Die Bestimmung der neuen Abtastphase P_{k+1} erfolgt durch Korrelation des Eingangsdatenstroms mit der neuen Vergleichsfolge $\{r[k_0], s_0, s_1, \dots, s_{13}\}$.

- 25 Im Unterschied zum Stand der Technik wird das Bit r_0 nicht mehr aus dem Schieberegister 17, sondern aus dem Schieberegister 18 ausgelesen. Dadurch ergibt sich eine gewisse zeitliche Verzögerung zwischen dem Auslesen 26 des für die Vergleichsfolge benötigten Bit $r[k_0]$ einerseits und dem Auslesen
- 30 des Bits r_0 aus dem Eingangsdatenstrom, so dass der Wert von $r[k_0]$, der für die Vergleichsfolge benötigt wird, beim Eintreffen von r_0 bereits zur Verfügung steht. Wegen dieses Zeitversatzes kann bei der erfindungsgemäßen Lösung das volle Abtastzeitintervall von beginnender zu nachlassender Korrela-
- 35 tion zwischen Eingangs- und Vergleichsfolge durchlaufen werden. Dabei ist es von Vorteil, wenn das Vergleichsfolge-Schieberegister 22 jeweils zu den Zeitpunkten $k_1 + m \cdot T_{\text{Bit}}$ mit

Null gefüllt wird, denn auf diese Weise kann das Einsetzen der Korrelation besser verfolgt werden.

Die neu bestimmte Abtastphase P_{k+1} wird dem Abtast-Halteglied
5 27 zugeführt. Das nächste Eingangsbit kann dann bereits mit der neuen Abtastphase P_{k+1} ausgelesen (26) werden.

Um zu vermeiden, dass die Nachregelung zum Beispiel durch stark gestörte Datenbits immer wieder fehlerhafte Vergleichsmuster erhält und damit die Neubestimmten Abtastphasen immer wieder fehlerhaft sind, soll eine Nachregelung der Abtastphase P_{k+1} nur innerhalb eines bestimmten Bereichs um die anfangs bestimmte Abtastphase P_{initial} erlaubt werden.
10

Es kann auch vorgesehen sein, dass die Abweichungen der neu bestimmten Abtastphasen von der anfangs bestimmten Abtastphase P_{initial} über einen bestimmten Zeitraum aufsummiert werden und eine Nachregelung erst dann ausgeführt wird, wenn die aufsummierte Abweichung eine bestimmte Schwelle überschreitet.
15 20 Durch diese Maßnahme kann eine verbesserte Robustheit der Regelung erzielt werden.

Die Erfindung ermöglicht eine kontinuierliche Nachregelung der Abtastphase P_k und stellt damit sicher, dass die einzelnen ankommenden Datensymbole jeweils in der Mitte abgetastet werden. Dadurch wird die Entscheidung für die einzelnen Datenbits verbessert, die Bitfehlerrate wird reduziert. Insbesondere führt eine Signalstörung zu Beginn des Datenbursts, also bei der Übertragung des Synchronisationsworts, nicht
25 30 mehr zu einer fehlerhaften Abtastung des gesamten ankommenden Datenbursts. Eine eventuelle Drift der Zeitreferenzen von Sender und Empfänger kann durch die erfindungsgemäße Nachführung der Abtastphase kompensiert werden.

Patentansprüche

1. Vorrichtung zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten digitalen Bitstrom ($RXDA_{IN}$), wobei pro Bit zu n verschiedenen Abtastzeitpunkten aufgenommene Abtastwerte vorliegen, mit
- einer Ausleseeinheit, welche aus dem überabgetasteten digitalen Bitstrom ($RXDA_{IN}$) jeweils zum optimalen Abtastzeitpunkt (t_0) das nächstfolgende Bit ($r[k_0]$) ausliest,
 - einer Einheit (30) zur Ermittlung der Korrelation zwischen der Folge von abgetasteten Datenbits und einer Vergleichsfolge, wobei zu jedem Abtastzeitpunkt ein zugehöriger Korrelationswert ermittelt wird,
 - einer Einheit zur Bestimmung des neuen optimalen Abtastzeitpunkts aus den zu den verschiedenen Abtastzeitpunkten ermittelten Korrelationswerten,
- d a d u r c h g e k e n n z e i c h n e t,
- dass als Vergleichsfolge ein durchlaufendes Bitmuster verwendet wird, wobei in die Vergleichsfolge jeweils das zum optimalen Abtastzeitpunkt (t_0) ausgelesene Bit ($r[k_0]$) eingespeist wird.
2. Vorrichtung nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t,
- dass die Vergleichsfolge in einem Vergleichsfolge-Schieberegister (22) abgelegt ist, wobei in das Vergleichsfolge-Schieberegister (22) jeweils das zum optimalen Abtastzeitpunkt (t_0) ausgelesene Bit ($r[k_0]$) eingespeist wird.
3. Vorrichtung nach einem der Ansprüche 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t,
- dass der überabgetastete digitale Bitstrom ($RXDA_{IN}$) durch eine Folge von Schieberegistern (16, 17, ..., 20) geschoben wird, wobei jedes Schieberegister (16, 17, ..., 20) n Registerzellen zur Aufnahme der n pro Bit vorhandenen Abtastwerte aufweist.

4. Vorrichtung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass der optimale Abtastzeitpunkt (t_0) mehrmals während eines
Datenbursts bestimmt wird.

5

5. Vorrichtung nach Anspruch 4,
dadurch gekennzeichnet,
dass der optimale Abtastzeitpunkt (t_0) mehrmals während eines
Datenbursts in periodischen Abständen bestimmt wird.

10

6. Vorrichtung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass jeweils zu Beginn des Empfangs eines Datenbursts die
Vergleichsfolge gleich einem Synchronisationswort gesetzt
wird.

15

7. Vorrichtung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass eine Variation des optimalen Abtastzeitpunkts (t_0) nur
innerhalb eines vorgegebenen Intervalls um den bisherigen op-
timalen Abtastzeitpunkt erfolgt.

20

8. Vorrichtung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Einheit (30) zur Ermittlung der Korrelation jeweils
die Hamming-Distanz ($d(k)$) zwischen der zu einem bestimmten
Abtastzeitpunkt gehörigen Folge von abgetasteten Datenbits
und der Vergleichsfolge bestimmt.

25

9. Vorrichtung nach Anspruch 8,
dadurch gekennzeichnet,
dass die Einheit (30) zur Ermittlung der Korrelation die je-
weils ermittelte Hamming-Distanz ($d(k)$) mit einem vorgegebe-
nen Schwellwert (d_{\max}) vergleicht und für den Fall, dass der
Schwellwert (d_{\max}) unterschritten ist, ein zugehöriges Korre-
lationsflag ($f(k)$) setzt.

30

35

10. Vorrichtung nach einem der Ansprüche 8 oder 9,
dadurch gekennzeichnet,
dass die Einheit zur Bestimmung des neuen optimalen Abtastzeitpunkts den neuen optimalen Abtastzeitpunkt (t_0) durch Betrachtung des Abtastzeitintervalls ermittelt, innerhalb dessen die Hamming-Distanz ($d(k)$) den vorgegebenen Schwellwert (d_{\max}) unterschreitet.
11. Vorrichtung nach Anspruch 10,
dadurch gekennzeichnet,
dass die Einheit zur Bestimmung des neuen optimalen Abtastzeitpunkts den neuen optimalen Abtastzeitpunkt (t_0) durch Betrachtung des Abtastzeitintervalls ermittelt, innerhalb dessen die Hamming-Distanz ($d(k)$) den vorgegebenen Schwellwert (d_{\max}) unterschreitet, wobei ein in der Mitte des Abtastzeitintervalls befindlicher Zeitpunkt als neuer optimaler Abtastzeitpunkt (t_0) gewählt wird.
12. Verfahren zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten digitalen Bitstrom ($RXDA_{IN}$), wobei pro Bit zu n verschiedenen Abtastzeitpunkten aufgenommene Abtastwerte vorliegen,
gekennzeichnet durch folgende Schritte:
- a) Auslesen des nächstfolgenden Bits aus dem überabgetasteten digitalen Bitstrom ($RXDA_{IN}$) zum bisherigen optimalen Abtastzeitpunkt;
 - b) Einspeisen des zum bisherigen optimalen Abtastzeitpunkt ausgelesenen Bit ($r[k_0]$) in die Vergleichsfolge, welche als durchlaufendes Bitmuster abgelegt ist;
 - c) Ermitteln der Korrelation zwischen der Folge von abgetasteten Datenbits und der Vergleichsfolge, wobei zu jedem Abtastzeitpunkt ein zugehöriger Korrelationswert ermittelt wird;
 - d) Bestimmen eines neuen optimalen Abtastzeitpunkts (t_0) aus den zu den verschiedenen Abtastzeitpunkten ermittelten Korrelationswerten.

13. Verfahren nach Anspruch 12,
d a d u r c h g e k e n n z e i c h n e t,
dass die Vergleichsfolge in einem Vergleichsfolge-
5 Schieberegister (22) abgelegt wird, wobei in das Vergleichs-
folge-Schieberegister (22) jeweils das zum optimalen Abtast-
zeitpunkt ausgelesene Bit ($r[k_0]$) eingespeist wird.
14. Verfahren nach Anspruch 12 oder Anspruch 13,
10 d a d u r c h g e k e n n z e i c h n e t,
dass der überabgetastete digitale Bitstrom ($RXDA_{IN}$) durch ei-
ne Folge von Schieberegistern (16, 17, ..., 20) geschoben
wird, wobei jedes Schieberegister (16, 17, ..., 20) n Regis-
terzellen zur Aufnahme der n pro Bit vorhandenen Abtastwerte
15 aufweist.
15. Verfahren nach einem der Ansprüche 12 bis 14,
d a d u r c h g e k e n n z e i c h n e t,
dass der optimale Abtastzeitpunkt (t_0) mehrmals während eines
20 Datenbursts bestimmt wird.
16. Verfahren nach Anspruch 15,
d a d u r c h g e k e n n z e i c h n e t,
dass der optimale Abtastzeitpunkt (t_0) mehrmals während eines
25 Datenbursts in periodischen Abständen bestimmt wird.
17. Verfahren nach einem der Ansprüche 12 bis 16,
d a d u r c h g e k e n n z e i c h n e t,
dass jeweils zu Beginn des Empfangs eines Datenbursts die
30 Vergleichsfolge gleich einem Synchronisationswort gesetzt
wird.
18. Verfahren nach einem der Ansprüche 12 bis 17,
d a d u r c h g e k e n n z e i c h n e t,
35 dass sich der neue optimale Abtastzeitpunkt (t_0) innerhalb
eines vorgegebenen Intervalls um den bisherigen optimalen Ab-
tastzeitpunkt befindet.

19. Verfahren nach einem der Ansprüche 12 bis 18,
dadurch gekennzeichnet,
dass zur Ermittlung der Korrelation die jeweilige Hamming-
5 Distanz ($d(k)$) zwischen der zu einem bestimmten Abtastzeit-
punkt gehörigen Folge von abgetasteten Datenbits und der Ver-
gleichsfolge bestimmt wird.

20. Verfahren nach Anspruch 19,
10 dadurch gekennzeichnet,
dass zur Ermittlung der Korrelation die jeweilige zu einem
bestimmten Abtastzeitpunkt gehörige Hamming-Distanz ($d(k)$)
mit einem vorgegebenen Schwellwert (d_{\max}) verglichen wird, wo-
bei für den Fall, dass der Schwellwert (d_{\max}) unterschritten
15 ist, ein Korrelationsflag ($f(k)$) gesetzt wird.

21. Verfahren nach Anspruch 19 oder 20,
dadurch gekennzeichnet,
dass zur Ermittlung des optimalen Abtastzeitpunkts (t_0) das
20 Abtastzeitintervall betrachtet wird, innerhalb dessen die
Hamming-Distanz ($d(k)$) den vorgegebenen Schwellwert (d_{\max}) un-
terschreitet.

22. Verfahren nach Anspruch 21,
25 dadurch gekennzeichnet,
dass ein in der Mitte des Abtastzeitintervalls, innerhalb
dessen die Hamming-Distanz ($d(k)$) den vorgegebenen Schwell-
wert (d_{\max}) unterschreitet, befindlicher Zeitpunkt als neuer
optimaler Abtastzeitpunkt (t_0) gewählt wird.

Zusammenfassung

Einheit zur Bestimmung der Abtastphase

- 5 Die Erfindung betrifft eine Vorrichtung soweit ein Verfahren zur Ermittlung und Nachführung des optimalen Abtastzeitpunkts für einen überabgetasteten Eingangsbitstrom ($RXDA_{IN}$). Dabei wird das mit der aktuellen Abtastphase (P_k) ausgetastete Datenbit ($r[k_0]$) in die Vergleichsfolge eingespeist und dient
- 10 zur Ermittlung einer neuen, nachgeführten Abtastphase (P_{k+1}). Dieser entscheidungsbasierte (Decision Directed) Ansatz ermöglicht eine kontinuierliche Nachführung der Abtastphase.

(Fig. 2)

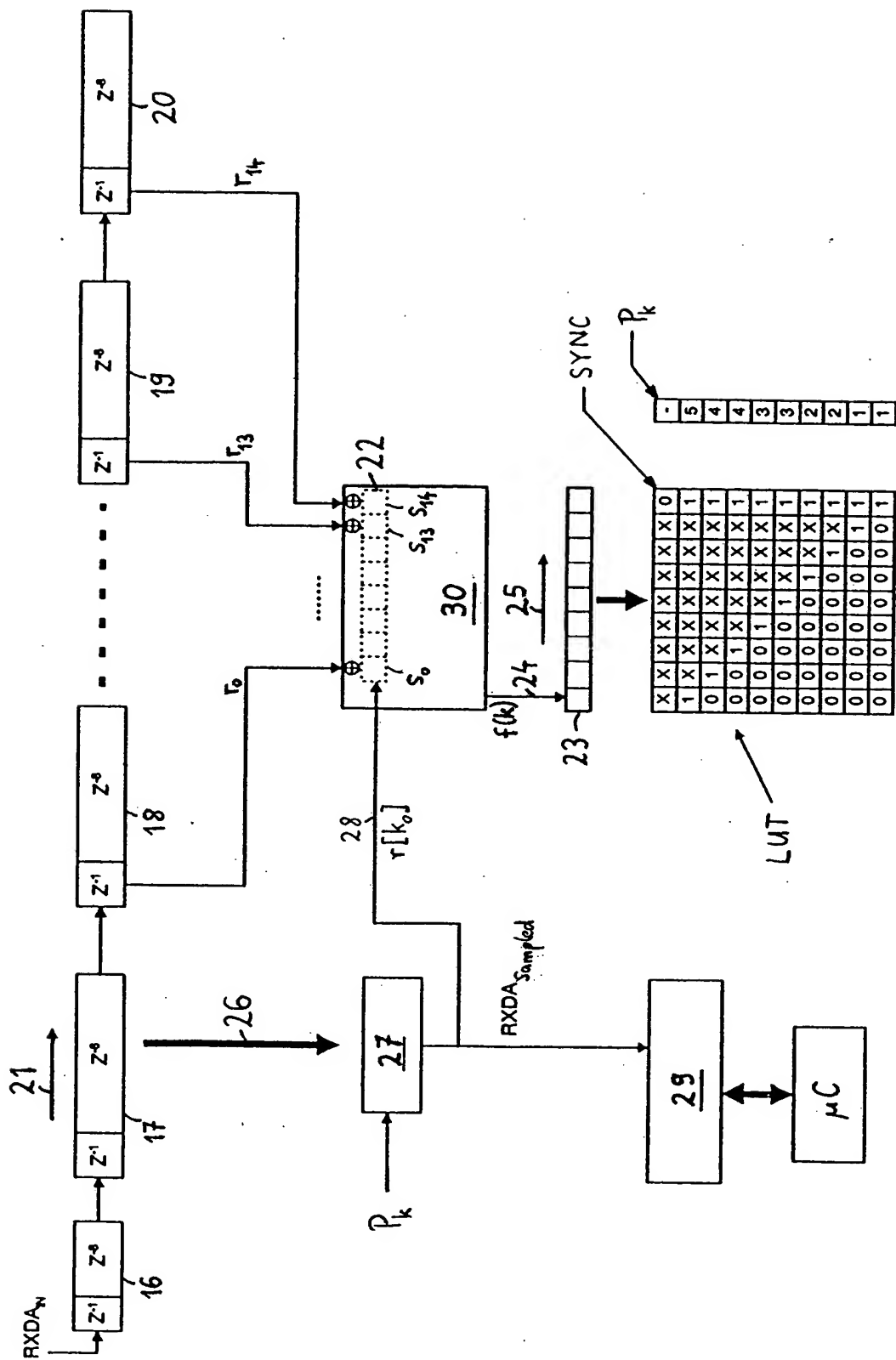


Fig. 2

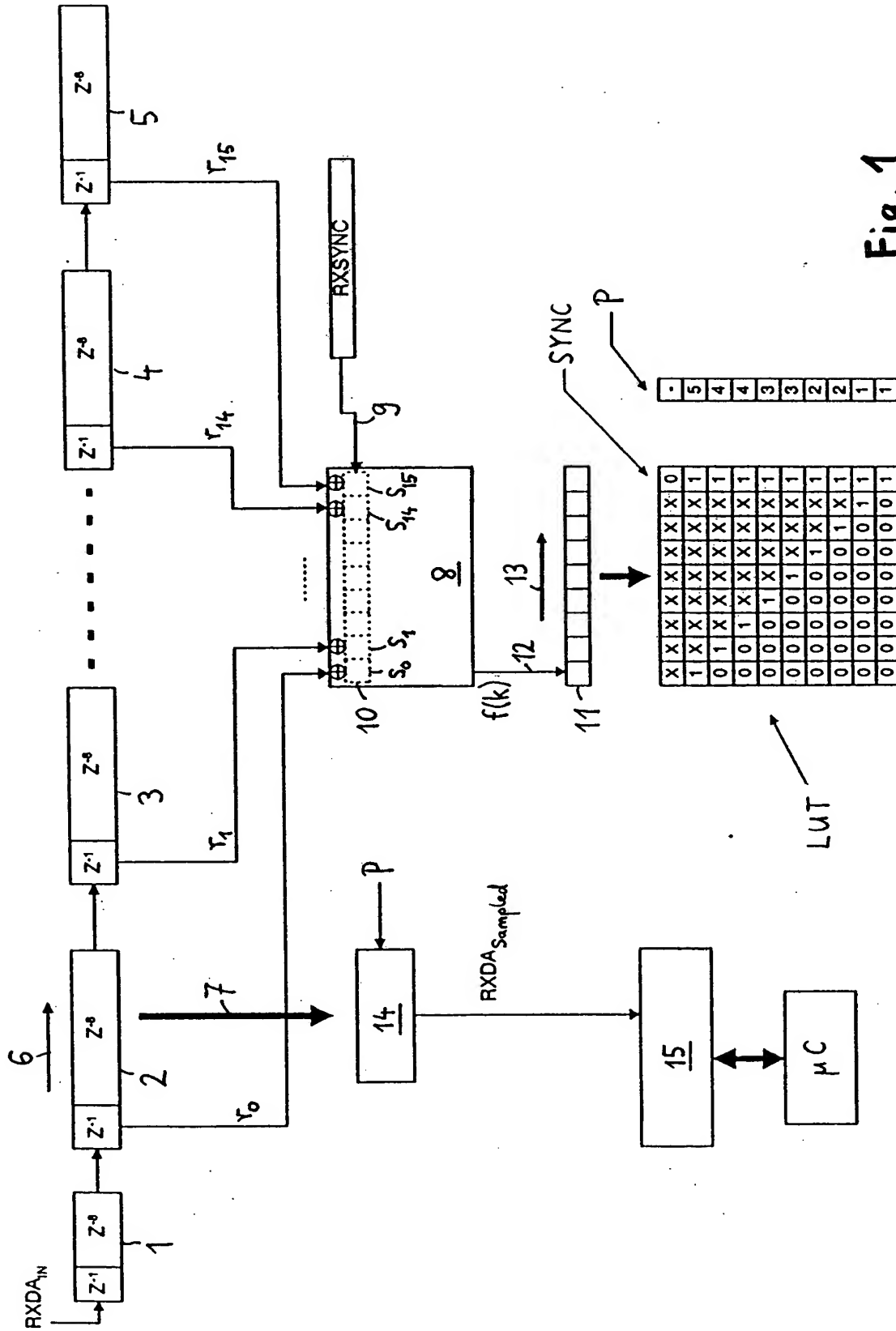


Fig. 1
Stand der Technik

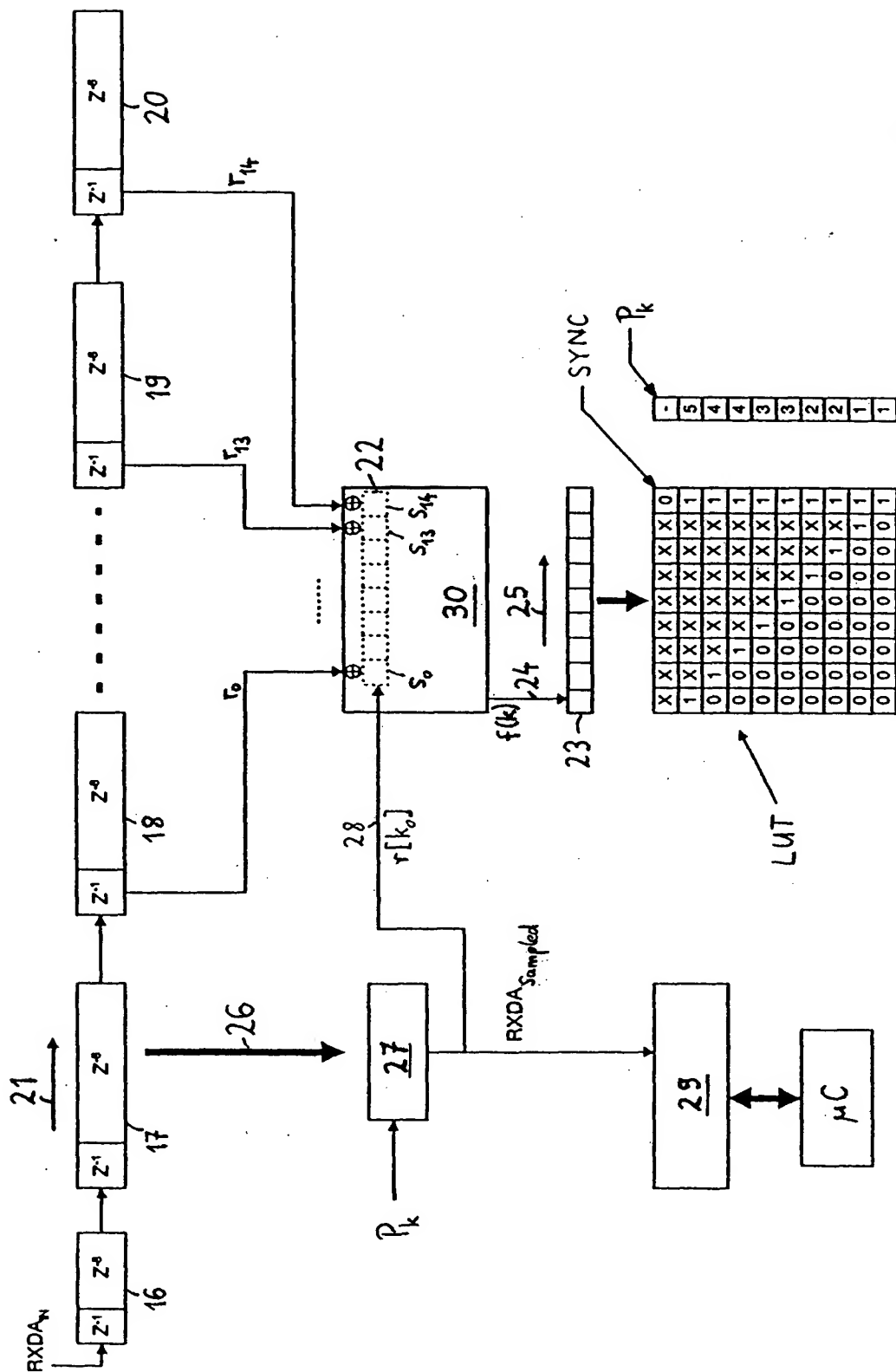


Fig. 2